

Curriculum Vitæ et Studiorum



Nome Andrea Marongiu
Email andrea.marongiu@unimore.it
Web <http://personale.unimore.it/rubrica/dettaglio/amarongiu>
Ufficio MO18-002-027 - Edificio Matematica
Dipartimento di Scienze Fisiche, Informatiche e Matematiche (FIM)
Università di Modena e Reggio Emilia
Via Campi, 213/B - 41125 Modena, Italy
Tel.: +39 059 205 5186

Short Bio

Andrea Marongiu ha conseguito il titolo di Dottore di Ricerca (PhD) in Ingegneria Elettronica, Informatica e delle Telecomunicazioni presso l'Università di Bologna, Italia, nel 2010. È stato un *postdoctoral reserch fellow* presso il Politecnico di Zurigo (ETHZ) in Svizzera e un *Assistant Professor (RTD A)* presso il Dipartimento di Informatica, Scienza e Ingegneria (DISI) dell'Università di Bologna. Attualmente è **Professore Associato** presso il Dipartimento di Scienze Fisiche, Informatiche e Matematiche (FIM) dell'Università di Modena e Reggio Emilia. È **coordinatore del Corso di Dottorato in Computer and Data Science for Technological and Social Innovation** dell'Università di Modena e Reggio Emilia. I suoi interessi di ricerca si focalizzano sulle architetture e i modelli di programmazione per sistemi eterogenei ad elevato parallelismo su singolo chip (MPSoC). Questo include aspetti di linguaggio, compilatore e runtime system per la gestione efficiente di problematiche di performance, predicibilità, efficienza energetica e affidabilità nei sistemi embedded multi- e many-core, così come il co-design HW/SW di MPSoC basati su acceleratori. In questo settore **ha pubblicato più di 120 articoli in conferenze e riviste internazionali, con oltre 2000 citazioni e un h-index pari a 28** [Google Scholar]. Ha collaborato e collabora con numerosi istituti di ricerca e industriali.

Contents

Carriera Lavorativa e Formazione	2
Attività Professionali	3
Didattica	9
Lista delle pubblicazioni	10

Carriera Lavorativa e Formazione

CARRIERA LAVORATIVA

12/2018 – oggi

Associate Professor presso il Dipartimento di Scienze Fisiche, Informatiche e Matematiche (FIM) dell'Università di Modena e Reggio Emilia.

10/2017 – 11/2018

Assistant Professor (RTD A) presso il Dipartimento di Informatica, Scienza e Ingegneria (DISI) dell'Università di Bologna.

10/2013 – 09/2017

Postdoctoral Research Associate presso il Dipartimento di Information Technology and Electrical Engineering (D-ITET) del Politecnico Federale di Zurigo (ETHZ), Svizzera.

09/2015 – 09/2017

Consulente presso il Dipartimento di Ingegneria dell'Energia Elettrica e dell'Informazione (DEI) dell'Università di Bologna.

05/2010 – 08/2015

Postdoc presso il Dipartimento di Ingegneria dell'Energia Elettrica e dell'Informazione (DEI) dell'Università di Bologna.

FORMAZIONE

- Abilitazione scientifica nazionale (I fascia), 09/H1 - SISTEMI DI ELABORAZIONE DELLE INFORMAZIONI (15/06/2023) (art. 16, comma 1, Legge 240/10);
- Abilitazione scientifica nazionale (II fascia), 09/H1 - SISTEMI DI ELABORAZIONE DELLE INFORMAZIONI (04/04/2017) (art. 16, comma 1, Legge 240/10);
- Dottorato di Ricerca in Ingegneria Elettronica, Informatica e delle Telecomunicazioni, rilasciato dall'Università di Bologna (06/05/2010);
Titolo della tesi: *Tecniche di ottimizzazione del software per sistemi su singolo chip per applicazioni di Nomadic Computing*,
Advisor: *Prof. Luca Benini*
- *Laurea (V.O.)* in Ingegneria Elettronica, rilasciato dall'Università di Cagliari (A.A. 2004/2005)
Titolo della tesi: *Progetto e implementazione di un sistema di partizionamento hardware/software per architetture riconfigurabili*,
Advisor: *Prof. Luigi Raffo, Prof. Salvatore Carta*

VISITING EXPERIENCES

- Visiting researcher presso NVIDIA Corporation - USA, Santa Clara (CA) (06/2016)
- Visiting researcher presso Brown University - Dept. of Electronics, Providence, Rhode Island, United States [Ref. Prof. Iris R. Bahar, Prof. Maurice Herlihy] (11/2010 - 05/2011)
- Visiting researcher presso INRIA Futurs - Parc Orsay Université, Orsay Cedex France [Ref. Albert Cohen] (07/2008 - 09/2008)

Attività Professionali

PARTECIPAZIONE A PROGETTI DI RICERCA NAZIONALI E INTERNAZIONALI

- *PRIN2022-E53D23007800006-SPACE: Simplifying Predictable and Energy-Efficient Acceleration from Cloud to Edge* [10/2023 –]
Ruolo: Unit Leader
Attività: L'adozione di Systems-on-chip (SoC) eterogenei che abbinano una CPU multi-core ad acceleratori FPGA nel contesto *FOG computing* è ostacolata dalla complessità dei processi di integrazione e programmazione. Partendo dalle sfide di due applicazioni FOG – Unmanned Aerial Vehicles (UAV) e Radio Access Networks (RAN) – il progetto SPACE mira a definire una metodologia e un design framework integrati per progettare efficientemente un sistema multi-SoC distribuito che rispetti i requisiti delle applicazioni in termini di prestazioni, predicibilità temporale e consumi energetici. Sfruttando un overlay FPGA basato su ISA RISC-V per facilitare l'integrazione degli acceleratori con il resto della piattaforma, il framework mira a facilitare l'allocazione e la configurazione delle risorse attraverso i diversi livelli del *compute continuum*.
- *HORIZON-CL4-2022-HUMAN-02-02-DAIEDGE: A network of excellence for distributed, trustworthy, efficient and scalable AI at the Edge* [09/2023 –] <https://daiedge.eu/>
Ruolo: Unit Leader
Attività: La visione della rete di eccellenza dAIEDGE (NoE) quella di rafforzare e supportare lo sviluppo del dinamico ecosistema europeo di AI edge sotto l'ombrello dello European AI Lighthouse, e di sostenere la ricerca avanzata e l'innovazione dell'AI distribuita a livello edge come tecnologie digitali essenziali, abilitanti ed emergenti in una vasta gamma di settori industriali. dAIEDGE mira a rafforzare le catene del valore della ricerca e dell'innovazione per accelerare le transizioni digitali e verdi attraverso tecnologie, applicazioni e innovazioni avanzate di AI all'avanguardia, basandosi sulle risorse esistenti e sui punti di forza industriali dell'Europa.
- *H2020-ECSEL-2020-101007326-AI4CSM: Automotive Intelligence for/at Connected Shared Mobility* [05/2021 –] <https://ai4csm.automotive.oth-aw.de/>
Ruolo: Unit Leader (Coinvolgimento: ALTO)
Attività: Il progetto ha l'obiettivo complessivo di accelerare la transizione verso un'economia verde e digitale sostenibile. Al fine di allinearsi agli obiettivi UE del *Green Deal*, che si concentreranno sulla realizzazione di un sistema di trasporto intelligente, competitivo, sicuro, accessibile e conveniente, il progetto AI4CSM svilupperà componenti per la prossima generazione di veicoli autonomi. Le attività di ricerca svolte presso UNIMORE sotto la guida di Andrea Marongiu si focalizzano sullo sviluppo di: (i) un sistema di monitoring basato su accelerazione FPGA delle condizioni di attenzione dell'autista di un veicolo ad automazione condizionata; (ii) un sistema di *monitoring* e controllo dell'utilizzo delle risorse condivise del sistema di calcolo FPGA mirato a garantire la predicibilità del sistema.
- *H2020-ECSEL-2018-826610-COMP4DRONES: Framework of key enabling technologies for safe and autonomous drones applications* [10/2019 – 01/2023] <https://www.comp4drones.eu/>
Ruolo: Unit Leader (Coinvolgimento: ALTO)
Attività: Il progetto studia soluzioni software e hardware sicure per i droni, in linea con gli obiettivi di SESAR – l'impresa comune che si occupa della ricerca UE sulla gestione del traffico aereo. L'obiettivo è quello di costruire un ecosistema che supporterà la sistematizzazione e la sicurezza di piattaforme drone, con casi d'uso in cinque settori: trasporti, edilizia, sorveglianza e ispezione, logistica e agricoltura. Le attività di ricerca svolte presso UNIMORE sotto la guida di Andrea Marongiu si focalizzano

sullo studio di tecniche di progetto di sistemi di calcolo ad alte prestazioni basate su system-on-chip con FPGA. Specificamente, per semplificare il *deployment* di piattaforme *accelerator-rich* su FPGA si svilupperà un'architettura *overlay* che consenta l'integrazione *plug-and-play* di acceleratori sviluppati con metodologie varie e programmabili tramite OpenMP.

- *H2020-FETPROACT-732631-OPRECOMP: Open transprecision computing*
[01/2017 – 11/2018] <http://oprecomp.eu/>
Ruolo: Research Team Leader, Technical Contributor, Co-applicant (Coinvolgimento: ALTO)
Attività: Il progetto esplora un nuovo paradigma di computazione (*transprecision computing*) volto a migliorare l'efficienza energetica dei sistemi di calcolo rilassando l'accuratezza di variabili e parti di programma in maniera da fornire solo la precisione necessaria (contrariamente alla precisione "conservativa" fornita dai tipi standard del linguaggio). Le attività di ricerca svolte presso UNIBO sotto la guida di Andrea Marongiu si focalizzano sullo studio di tecniche di generazione del codice per: i) facilitare l'uso di "transprecision" hardware per il controllo di precisione aritmetica configurabile; ii) combinare tecniche di allocazione dati con l'astrazione di aree di memoria configurabili in energia/precisione, dove tecniche di voltage scaling sulle memorie on-chip possono ridurre drasticamente i consumi al costo di una maggiore probabilità d'errore (*bit-flip*).
- *H2020-ICT-688860-HERCULES: High-performance real-time architectures for low-power embedded systems*
[01/2016 – 01/2019] <http://hercules2020.eu/>
Ruolo: Work-Package Leader, Research Team Leader, Co-applicant (Coinvolgimento: ALTO)
Attività: Il progetto ha come obiettivo quello di ottenere performance predicibili nei sistemi embedded multi-core (e.g., GPU) commerciali. Questo nell'ottica di consentire il loro utilizzo in sistemi con vincoli real-time come le auto a guida autonoma, contestualmente abilitando una riduzione dei consumi energetici di un ordine di grandezza rispetto ai prototipi esistenti. Le attività di ricerca svolte presso ETHZ sotto la guida di Andrea Marongiu si focalizzano sullo sviluppo di tecniche di compilatore e runtime system per garantire l'esecuzione predicibile dei tipici workloads di autonomous navigation (computer vision, machine learning, image processing).
- *FP7-ICT-611016-P-SOCRATES: Parallel Software Framework for Time-Critical Many-core Systems*
[10/2013 – 01/2017] <http://www.p-socrates.eu/>
Ruolo: Work-Package Leader, Research Team Leader, Co-applicant (Coinvolgimento: ALTO)
Attività: Il progetto mira a consentire l'esecuzione efficiente di applicazioni con requisiti di alta performance e vincoli real-time su sistemi embedded many-core eterogenei, assicurandone la predicibilità e facilitandone la programmabilità. Le attività di ricerca svolte presso ETHZ sotto la guida di Andrea Marongiu si focalizzano su due fronti. Primo, sullo sviluppo di un sistema di runtime efficiente per l'esecuzione di parallelismo di tipo *OpenMP tasking* e sulle estensioni del modello di esecuzione OpenMP che ne consentano l'analisi tramite tecniche di real-time scheduling. Secondo, sull'esplorazione di estensioni architetturali (basate su emulazione FPGA) che facilitino l'adozione di paradigmi di memoria virtuale condivisa nei sistemi eterogenei.
- *FP7-ICT-288574-VERTICAL: SW/HW extensions for virtualized heterogeneous multicore platforms*
[07/2011 – 10/2014]
Ruolo: Work-Package Leader, Research Team Leader, Co-applicant (Coinvolgimento: ALTO)
Attività: Il progetto ha come finalità lo studio di estensioni hardware e software per la virtualizzazione dei sistemi embedded eterogenei basati su acceleratori paralleli. Le attività di ricerca svolte presso UNIBO sotto la guida di Andrea Marongiu si focalizzano sullo sviluppo di estensioni al programming model OpenMP per semplificare la programmabilità degli acceleratori in un sistema a memoria virtuale condivisa.

- *FP7-ICT-248776-PRO3D: Programming for Future 3D Architecture with Many Cores*
[01/2010 – 12/2012]
Ruolo: Research Team Leader, Technical Contributor, Co-applicant (Coinvolgimento: ALTO)
Attività: Il progetto mira allo studio delle tecnologie di stacking 3D della memoria come paradigma per il design di architetture many-core, e alle metodologie software necessarie per semplificarne la programmabilità. Il contributo tecnico è volto a i) sviluppare metodologie di compilatore per il partizionamento automatico dei dati nella gerarchia di memoria distribuita 3D, considerando un modello *partitioned global address space* (PGAS); ii) sviluppare metodologie di simulazione parallela dei sistemi target su architetture general-purpose GPU.
- *FP7-ICT-224170-SHARE: Sharing Open Source Software Middleware to improve industry competitiveness in the embedded systems domain (CSA)*
[05/2008 - 04/2010]
Ruolo: Work-Package Leader, Technical Contributor (Coinvolgimento: ALTO)
Attività: Il progetto consiste in una support action mirata a promuovere la diffusione e l'adozione del software open-source. Il contributo tecnico riguarda i) la collaborazione nella creazione di un tool web-based per la valutazione di software open-source esistente in maniera comparativa; ii) l'organizzazione di eventi di disseminazione e workshops per promuovere l'iniziativa.
- *FP7-IDEAS-ERC-291125-MULTITHERMAN: Multi-Scale Thermal Management of Computing Systems*
[04/2012 – 03/2018] <http://www.micrel.deis.unibo.it/multitherman>
Ruolo: Technical Contributor, Co-applicant (Coinvolgimento: BASSO)
Attività: Il progetto studia soluzioni alternative alle assodate pratiche di worst-case design nel thermal planning/management, tramite l'integrazione di metodologie di design thermal-aware e di controllo termico basato su strategie multi-scala di distribuzione del carico computazionale. Il contributo tecnico è incentrato sullo sviluppo di un sistema di runtime distribuito per architetture massivamente parallele.
- *ARTEMIS-100230-SMECY : Smart Multicore Embedded Systems*
[02/2010 – 01/2013]
Ruolo: Task leader, Technical Contributor (Coinvolgimento: BASSO)
Attività: Il progetto studia nuove tecnologie di programmazione volte a sfruttare efficientemente il parallelismo nei sistemi many-core. Il contributo tecnico è incentrato su aspetti di linguaggio e compilazione per migliorare la località dei dati in un acceleratore many-core (ST-P2012/STHORM).

INCARICHI ISTITUZIONALI

- Coordinatore del Corso di Dottorato in *Computer and Data Science for Technological and Social Innovation* dell'Università di Modena e Reggio Emilia (<https://www.cds.unimore.it/>).

COLLABORAZIONI INDUSTRIALI

- Technology Innovation Institute, Abu Dhabi [2020 -]
Task leader nel contesto di un contratto di ricerca commissionata su metodologie di offloading sicuro su piattaforma multi-core eterogenea per droni autonomi.
- Magneti Marelli [2016 - 2018]
Responsabile della ricerca per un contratto di ricerca commissionata sull'accelerazione comparativa (GPU, MPPA, FPGA) di *kernel* computazionali estratti da applicazioni di *autonomous driving* (*perception, planning, control*).

- ST Microelectronics [2010-2012]
Responsabile tecnico e organizzativo per un contratto di ricerca commissionata sull'integrazione di acceleratori *shared-memory* nella piattaforma ST P2012/STHORM.
- ST Microelectronics [2010-2012]
Responsabile tecnico e organizzativo per un contratto di ricerca commissionata sullo sviluppo di metodologie e *tools* per il supporto del modello di programmazione OpenMP sulla piattaforma ST P2012/STHORM.
- Freescale Semiconductors Ltd. [2007]
Collaboratore e responsabile tecnico per un contratto di ricerca commissionata sullo sviluppo di tecniche di power management a livello di sistema operativo (Linux) in dispositivi mobile.

COMITATI EDITORIALI

Andrea Marongiu è stato **Guest Editor** per la special issue su *Energy-Quality Scalable Circuits and Systems for Sensing and Computing* del *IEEE Journal on Emerging and Selected Topics in Circuits and Systems* (vol. 8, n.3, 4). La special issue raccoglie contributi su tecniche che spaziano dal software all'hardware, dai circuiti alle applicazioni, volte a evidenziare i benefici ottenibili dai trade-off tra qualità (accuratezza) della computazione e consumi energetici. Andrea Marongiu è **Editor** (e co-autore) del libro "High-Performance and Time-Predictable Embedded Computing", River Publishers (<https://dx.doi.org/10.13052/rp-9788793609624>) che presenta gli sviluppi recenti nel campo dei modelli di programmazione e dei tools di sviluppo per questi complessi sistemi, capaci di garantire alte performance entro i vincoli temporali imposti.

ORGANIZZAZIONE DI CONFERENZE E WORKSHOP INTERNAZIONALI

Andrea Marongiu è o è stato **membro del Technical Program Committee** per le seguenti conferenze:

- ICCAD (2023, 2024) - ACM/IEEE International Conference on Computer-Aided Design
- DSD (2021, 2022) - Euromicro Conference on Digital Systems Design
- FDL (2022) - CEDA/IEEE Forum on specification & Design Languages
- DATE (2014 - 2019) - Design Automation and Test in Europe
- MCSoc (2014 - 2018) - International Symposium on Embedded Multicore/Many-core Systems-on-Chip
- SCOPES (2014 - 2018) - International Workshop on Software and Compilers for Embedded Systems
- EUC (2014 - 2015) - International Conference on Embedded and Ubiquitous Computing
- FPL (2015) - International Conference on Field-Programmable Logic and Applications
- DASIP (2013) - Design and Architectures for Signal and Image Processing
- SOMRES (2011) - Workshop on Synthesis and Optimization Methods for Real-Time Embedded Systems

È stato **membro del comitato organizzatore** del sesto "International Workshop on Advances in Parallel Programming Models and Frameworks for the Multi-/Many-core Era" (APPMM, @HPCS 2018), del "Workshop on Vertical Virtualization Techniques in Heterogeneous Multicore Embedded Systems" (VVITEMES, @HIPEAC 2014), della special session "Hw/Sw acceleration of Vision and Image processing applications for embedded targets" della conferenza internazionale "Design & Architectures for Signal & Image Processing" (DASIP 2013).

REVISORE PER RIVISTE E CONFERENZE INTERNAZIONALI

Oltre che per le conferenze di cui è membro del TPC, Andrea Marongiu è **revisore** per numerose altre conferenze e riviste, tra cui:

- *Conferences and Workshops:*

PACT - Parallel Architectures and Compilation Techniques, LCTES - Languages, Compilers, Tools and Theory for Embedded Systems, ICECS - International Conference on Electronics, Circuits, and Systems, ICS - International Conference on Supercomputing, CASES - International Conference on Compilers, Architecture, and Synthesis for Embedded Systems, CODES - Conference on Design and Architectures for Signal and Image Processing, ASAP - International Conference on Application-specific Systems, Architectures and Processors, HIRES - High-performance and Real-time Embedded Systems.

- *Journals:* IEEE Access IEEE Transactions on Computers (TC), IEEE Transactions on Parallel and Distributed Systems (TPDS), IEEE Transactions on Industrial Informatics (TII), IEEE Transactions on Signal Processing (TSP), IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems (TCAD), IEEE Journal on Emerging and Selected Topics in Circuits and Systems (JETCAS),

ACM Transactions on Embedded Computing Systems (TECS), ACM Transactions on Design Automation of Electronic Systems (TODAES), ACM Transactions on Architecture and Code Optimization (TACO), ACM Transactions on Reconfigurable Technology and Systems (TRETTS),

ELSEVIER Microprocessors and Microsystems: Embedded Hardware Design (MICPRO), ELSEVIER Journal of System Architecture (JSA), ELSEVIER Computers & Electrical Engineering (COMPELE-CENG), ELSEVIER Journal of Systems and Software (JSS), ELSEVIER Future Generation Computer Systems (FGCS), ELSEVIER Simulation Modelling Practice and Theory (SIMPAT), ELSEVIER Microelectronics Journal (MEJ), ELSEVIER Integration, the VLSI Journal (VLSI), ELSEVIER Journal of Parallel and Distributed Computing (JPDC),

SPRINGER International Journal of Parallel Programming (IJPP), SPRINGER Journal of Real-Time Image Processing (JRTIP), SPRINGER Artificial Intelligence Review (AIRE), SPRINGER Journal of Supercomputing (JSUPE),

COLLABORAZIONI SCIENTIFICHE CON ISTITUTI DI RICERCA INTERNAZIONALI (HIGHLIGHTS)

- Collaborazioni con istituti accademici italiani:

- Università di Bologna [2010 - ongoing] - Luca Benini
Tema: Supporto efficiente all'esecuzione OpenMP su sistemi eterogenei massivamente paralleli.
- Università di Sassari [2018 - ongoing] - Francesca Palumbo
Tema: Overlay FPGA per l'accelerazione di carichi di lavoro per droni autonomi.
- Università degli Studi dell'Aquila [2018 - ongoing]
Tema: Sistemi di monitoring e regolazione della banda di memoria in sistemi eterogenei basati su FPGA.
- Università di Ferrara [2010 - 2018] - Davide Bertozzi
Tema: Sistemi MPSoC basati su network-on-chip; primitive HW di sincronizzazione.
- Politecnico di Torino - [2008 - 2010] - Andrea Acquaviva
Tema: Gestione di effetti di aging (NBTI) nei sistemi MPSoC.

- Collaborazioni con istituti di ricerca internazionali:
 - Swiss Federal Institute of Technology (ETHZ) - Switzerland [2013 - ongoing] - Luca Benini
Tema: Predictable Execution Models per SoC integrati CPU/GPU.
 - Istituto Dalle Molle di studi sull'intelligenza artificiale (SUPSI) - Switzerland [2021 - ongoing] - Daniele Palossi
Tema: Accelerazione di carichi di lavoro per droni e nano-droni autonomi.
 - Brown University - Lowell, MA, USA [2018 - ongoing] - Dimitra Papagiannopoulou
Tema: Supporto alla transactional memory in sistemi MPSOC eterogenei.
 - Czech Technical University in Prague - Czech Republic [2016 - 2020] - Zdenek Hanzalek
Tema: Co-scheduling predicibile in SoC integrati CPU/GPU.
 - Barcelona Supercomputing Center - Spain [2013 - 2017] - Eduardo Quiñones
Tema: Time-predictable OpenMP
 - University of Massachusetts Lowell - Providence RI, USA [2010 - 2017] - Iris R. Bahar
Tema: Supporto alla transactional memory in sistemi MPSOC; estensioni per la tolleranza alla variability.
 - University of California, San Diego - USA [2012 - 2015] - Rajesh Gupta
Tema: Estensioni architetturali e programming model per l'allocazione variability-aware dei task.
 - Universite de Bretagne Sud - Lorient, France [2011 - 2015] - Philippe Coussy
Tema: Architetture e tools per l'integrazione di hardware generato tramite HLS in cluster paralleli shared-memory.
 - EPFL - Lausanne, Switzerland [2010 - 2012] - David Atienza
Tema: Simulazione di sistemi manycore accelerata su GPGPU.
 - EPFL - Lausanne, Switzerland [2009 - 2010] - Giovanni De Micheli
Tema: Supporto a livello di programming model per la QoS in sistemi MPSoC basati su NoC.
 - INRIA Futurs - Orsay Cedex, France [2008 - 2009] - Albert Cohen
Tema: Tecniche di compilazione per il supporto di transactional memory.
 - Penn State University - USA [2006 - 2007] - Mahmut Kandemir
Tema: Supporto leggero alla sincronizzazione in schemi di parallelizzazione automatica dei loops.

Didattica

Settembre 2023 - now

Docente
Dipartimento di Giurisprudenza, Università di Modena e Reggio Emilia
Corso di Laurea Triennale in Scienze Strategiche.
Calcolatori Elettronici - 9 crediti, 91 ore.

Marzo 2023 - now

Docente
Dipartimento di Scienze Fisiche, Informatiche e Matematiche, Università di Modena e Reggio Emilia
Corso di Laurea Triennale in Informatica
Linguaggi e Compilatori - 6 crediti, 48 ore.

Nov 2019 - now

Docente
Dipartimento di Scienze Fisiche, Informatiche e Matematiche, Università di Modena e Reggio Emilia
Corso di Laurea Magistrale in Informatica.
High Performance Computing - 9 crediti, 63 ore.

Marzo 2020 - now

Docente
Dipartimento di Scienze Fisiche, Informatiche e Matematiche, Università di Modena e Reggio Emilia
Corso di Laurea Triennale in Informatica.
Architettura dei Calcolatori - 9 crediti, 72 ore.

Nov 2019 - Febbraio 2021

Docente
Dipartimento di Scienze Fisiche, Informatiche e Matematiche, Università di Modena e Reggio Emilia
Corso di Laurea Triennale in Informatica.
Programmazione I - 40 ore.
Architettura dei Calcolatori - 6 crediti, 52 ore.

Feb 2018 - Set 2019

Docente
Dipartimento di Informatica, Scienza e Ingegneria, Università di Bologna
Corso di Laurea magistrale in Ingegneria Informatica.
Fondamenti di Informatica T - Modulo 2 - 3 crediti, 30 ore.

Sep 2016 - Sep 2017

Docente a contratto

Dipartimento di Scienze Fisiche, Informatiche e Matematiche, Università di Modena e Reggio Emilia
Corso di Laurea triennale in Informatica.

Programmazione I - 9 crediti, 72 ore.

2013 - 2017

Teaching Assistant

Swiss Federal Institute of Technology in Zurich (ETHZ) - Ingegneria Elettronica - laurea specialistica
Advanced System-on-Chip Design - Lezioni, seminari, esercitazioni di laboratorio.

2013 - 2017

Teaching Assistant

Università di Bologna - Ingegneria Elettronica/Automazione/Informatica - laurea specialistica
Hardware/Software Design Methodologies - Lezioni, seminari, esercitazioni di laboratorio.

2007 - 2013

Teaching Assistant

Università di Bologna - Ingegneria Elettronica/Automazione/Informatica - laurea specialistica
Metodologie di Progettazione Hardware/Software - Lezioni, seminari, esercitazioni di laboratorio.

Lista delle pubblicazioni

Per la lista aggiornata delle mie pubblicazioni si vedano i seguenti link:

- [Google Scholar](#)
 - [Scopus](#)
 - [DBLP](#)
-

Il sottoscritto dichiara che quanto indicato nel presente curriculum vitae corrisponde al vero, ai sensi degli articoli 46 e 47 D.P.R. 445/2000.

Data

24.06.2024

Firma

