

Curriculum Vitae - Paolo Burgio

PhD in Ingegneria Elettronica

Laurea triennale e specialistica in Ingegneria Informatica



Informazioni personali

Nato a: Ravenna il 19 Settembre, 1981

Residenza: Via Petrarca 40, 40136 Bologna

Telefono: +393282179144

E-mail: paolo.burgio@gmail.com, paolo.burgio@unimore.it

Online: <http://hipert.unimore.it/people/paolob/>, <http://www.linkedin.com/in/paoloburgio>

Attività di ricerca principali

- Paradigmi e linguaggi di programmazione per sistemi eterogenei embedded, e sistemi riconfigurabili
- Sistemi a guida autonoma (droni, automobili..)
- Sistemi embedded e sistemi di Machine Learning embedded

Alma mater

Laurea Triennale e Specialistica in Ingegneria informatica presso Università di Bologna (2003 e 2007)

- Titolo della tesi specialistica: *"Microprocessor System-on-Chip (MPSoCs) bus arbiter with Time Division Multiple Access (TDMA) predictable policy and QoS guarantee"*
- Tesi svolta in collaborazione fra **MicRel Lab @UNIBO e ESLAB@ Linköping Universitet (Svezia)**, dove ho passato 6 mesi. Si veda anche pubblicazione [6]

Dottorato in Ingegneria elettronica, congiuntamente fra UNIBO e Université de Bretagne-Sud (FR), nel 2013

- Titolo della tesi: *"Use of shared memory in the context of embedded multi-core processor: exploration of the technology and its limits"*
- Oltre al doppio dottorato (in ognuna delle due nazioni), ho ricevuto anche il prestigioso titolo di **doctor aeuropaeus**

Esperienze lavorative – timeline

Gennaio 2008 – Giugno 2008

Ricercatore junior presso ESLAB, Linköping Universitet (Svezia)

- Sistemi real-time (periodo di 6 mesi post-tesi specialistica) per sistema bus di comunicazione embedded. Pubblicato a RTAS 2011 [6]

Giugno 2008 – Dicembre 2009

Periodo pre-dottorato @MicRel Lab (Prof. Luca Benini), UNIBO

- In collaborazione con il Prof. Buttazzo della Scuola Superiore Sant'Anna of Pisa (IT), nell'ambito del Progetto Europeo PREDATOR
- Attività di ricerca sui bus condivisi per sistemi multiprocessore. Pubblicato a ICCD 2010 [1]

Gennaio 2010 – Dicembre 2013

Dottorato di ricerca presso UNIBO (advisor Prof. Luca Benini)

- Principali Attività di ricerca: esplorazione del paradigma a memoria condivisa per sistemi multi-core many-core
 - Pubblicazioni: [2, 3, 4, 8, 9, 10, 13] (rilevanti: DATE 2012, 2013 and 2014 e due su rivista)
- A Gennaio 2011, ho iniziato un **PhD congiunto con l'Université de Bretagne-Sud in Francia** (advisor per la parte francese: Prof. Philippe Coussy).
 - Attività di ricerca congiunte: accelerazione hardware per sistemi embedded e paradigmi di programmazione. Lavori pubblicati at DSD 2012 [7], DATE 2014 [12] and EUC [14]
- L'aggiunta di un quarto anno fu necessaria per "allineare" le carriere di dottorato italiana e francese
- Nel 2012, ho ottenuto una **visiting position/internship di un anno al Politecnico di Torino**, per lavorare su progetti congiunti con UNIBO nel campo dei sistemi di visione embedded
 - Un report della mia ricerca relativa agli anni 2011-2012 è stato pubblicato su HiPEAC Info

Gennaio 2014 - oggi

Senior researcher presso HiPeRT Lab dell'Università di Modena e Reggio Emilia / Mantova Campus

- Da Dicembre 2018, ho una posizione di RTD-A, mentre dal Settembre 2023, ricopro una posizione di RTD-B.
- Ho conseguito l'Abilitazione Nazionale (ASN) per il settore ING-INF/05
- Attività principali di ricerca: piattaforme di calcolo embedded per sistemi di guida autonoma e machine learning
 - Attualmente, coordino un team di 10-15 ricercatori e studenti
- Attività di docenza varie, con numerosi corsi; si veda sotto
- Progetti industriali: numerosi, e legati principalmente a sistemi di guida autonoma e computer vision
- Principali Progetti Europei: sono coordinatore delle attività di integrazione, nonché Principal Investigator *de-facto* per UNIMORE del progetto Europeo NewControl
 - Coordino le attività scientifiche e di ricerca di un team di 40-50 organizzazioni come Ford, FCA, Infineon, AVL, e le attività locali a UNIMORE
- Sono referente tecnico per UNIMORE per i progetti europei: Fractal e AI4CSM, nonché referente del dipartimento FIM per il progetto europeo InSecTT
- Sono referente tecnico per il progetto HAL4SDV
- Sono Principal Investigator per il progetto EU ShapeFuture
- **Sono faculty advisor del team di Formula Student Driverless a UNIMORE**

Premi e riconoscimenti

- *Agosto 2010: full grant* per la partecipazione alla Scuola estiva ACACES 2010
- *Gennaio 2021: HiPEAC grant* per la partecipazione alla conferenza CGO, comprensivo anche delle spese di viaggio
- *Marzo 2012: HiPEAC mobility grant* per il primo period passato presso la sede del mio dottorato francese (UBS, Lorient, FR) – 5K Euro per 4 mesi
- *Marzo 2013: Best poster award* alla prestigiosa Design, Testing and Automation in Europe – DATE– 500 Euro
- *Ottobre 2015: Best paper award* presso il *CSI Symposium on Real-Time and Embedded Systems and Technologies (RTEST)*
- *Dicembre 2019:* il mio progetto "Progettazione di una scatola nera di nuova generazione con funzionalità avanzate per veicoli semi-autonomi, sensorizzati, e connessi" ha vinto il premio "Laboratorio regionale per l'imprenditorialità" della regione Emilia Romagna, con due posizioni pagate per dei ricercatori (1 junior e 1 senior per 1 anno) per completare il progetto
- *Dicembre 2019: Certificato di merito* da parte di UNIMORE per il sopracitato progetto

- **2020**: il mio team di ricerca sui sistemi a guida autonoma ha **vinto le due prestigiose gare internazionali F1/10 autonomous race e Huawei university challenge**
- **Dicembre 2012**: Sono risultato vincitore del bando regionale “Coopstartup”, indetto da Coop Alleanza 3.0, Federcoop, e altri enti, per la formazione di una cooperativa denominata poi “Sustainable Transactions – SuTra”

Partecipazione a comitati scientifici

(rilevanti – si veda allegato per la lista completa)

- Editor per le seguenti riviste scientifiche (Q1/2): Frontiers, Micromachines
- Membro del comitato scientifico per le seguenti riviste (‘T’ sta per ‘Transactions’): TCAT, TOMM, TVT, MICPRO, TMCCA
- Membro del comitato scientifico per le seguenti conferenze: ECRTS/WATERS, DATE, HPC, DSD, VTC, DTS, VEHITS
- Sono stato invitato a numerosi keynote nel campo dei sistemi di guida autonoma: DSD, IWES fra gli altri

Insegnamenti

- **2020 – oggi**: “Paradigmi e Linguaggi di Programmazione” (LT) presso Univ. of Modena – 6 CFU
- **2018 – oggi**: “Informatica Industriale” (LT) presso Univ. of Modena, **Mantova Campus** – 3 CFU
- **2019 - 2020**: Alcune lezioni e seminari in “High performance Computing” (LM) presso Univ. of Modena
- **2016 - 2017**: “Calcolo Parallelo” LM presso Univ. of Modena – 6 CFU
- **2016 - 2019**: “Calcolo Parallelo” LT presso Univ. of Modena – 6 CFU
- **2014 - 2015**: “Programmazione I” (LT) presso Univ. of Modena – 3 CFU
- **2009 to 2011**: Seminari di “Progettazione di sistemi HW/SW” presso Univ. of Bologna

Principali progetti pubblici - timeline

- *Come ricercatore junior e dottorando*
 - FP7 PREDATOR (2009) – sistemi real-time multicore
 - FP7 PRO3D (2010) – sistemi embedded di computer vision
 - FP7 VERTICAL (2011) – sistemi embedded/cloud di nuova generazione
 - FP7 SMECY (2012) – sistemi embedded di computer vision
- *Come ricercatore senior/coordinatore*
 - EU FP7 P-SOCRATES (2013-2015) – sistemi di embedded intelligence e machine learning
 - H2020 HERCULES (2014-17) – sistemi a guida autonoma, sistemi embedded
 - ECSEL PRYSTINE (2018 – 2021) – sistemi di machine learning embedded di support alla guida autonoma – **coordinator** delle attività di integrazione dell’intero Progetto (50+ partner), e coordinatore/PI delle attività locali a UNIMORE
 - Progetto regionale “Covid-19” IoMiMuovo (2020/2021) – coordinamento *de-facto* attività di ricerca UNIMORE
 - ECSEL NewControl (2019 – ongoing) – sistemi di machine learning embedded di support alla guida autonoma – **coordinator** delle attività di integrazione dell’intero Progetto (50+ partner), e coordinatore/PI delle attività locali a UNIMORE
 - ECSEL Fractal (2020 – ongoing) – sistemi di machine learning embedded per architetture riconfigurabili - coordinatore/PI delle attività locali a UNIMORE

- ECSEL InSecTT (2020 – ongoing) – sistemi di visione artificiale e machine learning embedded - coordinatore/PI delle attività locali a UNIMORE/FIM
- KDT JI AI4CSM (2021 – ongoing) – sistemi di machine learning embedded di support alla guida autonoma
- Chips JU HAL4SDV (2024 – ongoing) – sistemi autonomi; piattaforme riconfigurabili, V&V per sistemi automotive
- Chips JU ShapeFuture (2024 – ongoing) – sistemi autonomi; piattaforme riconfigurabili - coordinamento

Iniziative imprenditoriali e manageriali

- Co-fondatore di HiPeRT Lab, che ad oggi conta 70 ricercatori e collaboratori, insieme al Prof. Bertogna
- Co-fondatore dello spinoff HiPeRT srl, per attività di ricerca e trasferimento industriale; membro del CdA dal 2020
- Co-fondatore di iotty srl, con ruolo di consulenza occasionale; tale attività è stata abbandonata all'ottenimento della posizione di RTD-A, nel 2018
- Co-fondatore e socio della cooperativa SuTra, che si occupa di gestione e trasferimento tecnologico, nell'ambito in particolare dei progetti europei e pubblici italiani

Altre competenze

- *Lingua:* italiano madrelingua, con ottima conoscenza dell'inglese scritto e parlato (si veda produzione scientifica). Buona conoscenza del francese e dello spagnolo, poiché ho vissuto in tali nazioni per motivi di studio (Francia) e personali (Spagna)
- *Soft skill:* elevati doti di coordinamento, team building, e motivazionali, confermata dalle decine di collaborazioni e persone coordinate; altissima capacità di adattamento data dalla molteplicità di progetti seguiti negli anni, e maturate durante il PhD; elevata attitudine al problem-solving e pensiero laterale
- *Altre:*
 - Passione per la musica, lo sport, e la buona cucina (come da puro DNA italiano)

Elenco completo delle Pubblicazioni (al 31 Maggio 2021)

2010

- [1] “Adaptive TDMA bus Allocation and Elastic Scheduling: a unified approach for enhancing robustness in multi-core RT systems”, Paolo Burgio, Martino Ruggiero, Francesco Esposito, Mauro Marinoni, Giorgio Buttazzo and Luca Benini, in: *28th IEEE International Conference on Computer Design (ICCD)*, Amsterdam, Netherlands, 2010
- [2] “Vertical stealing: Robust, Locality-Aware Do-All Workload Distribution for 3D MPSoCs”, Andrea Marongiu, Paolo Burgio and Luca Benini, in: *International Conference on Compilers Architectures and Synthesis for Embedded Systems (ESWEEK/CASES)*, Scottsdale, Arizona, 2010
- [3] “Evaluating OpenMP support costs on MPSocS”, Andrea Marongiu, Paolo Burgio and Luca Benini, in: *13th Euromicro Conference on Digital System Design (DSD)*, Lille, France, 2010

2011

- [4] “Supporting OpenMP on a multi-cluster embedded MPSoC”, Andrea Marongiu, Paolo Burgio, Luca Benini, *Microprocessors and Microsystems Journal*, Volume 35, Issue 8, November 2011, Pages 668-682, ISSN 0141-9331, 10.1016/j.micpro.2011.08.010.
- [5] “MPOpt-Cell: a high-performance data-flow programming environment for the CELL BE processor”, Alessio Franceschelli, Paolo Burgio, Giuseppe Tagliavini, Andrea Marongiu, Martino Ruggiero, Michele Lombardi, Alessio Bonfietti, Michela Milano and Luca Benini, in: *Computing Frontiers (CF) 2011*, Ischia, Italy, pages 11:1--11:2, ACM, 2011
- [6] “Bus Access Design for Combined Worst and Average Case Execution Time Optimization of Predictable Real-Time Applications on Multiprocessor Systems-on-Chip”, Jakob Røsen, Carl-Fredrik Neikter, Petru Eles, Zebo Peng, Paolo Burgio and Luca Benini, in: *Real-Time and Embedded Technology and Applications Symposium (RTAS)*, 2011 17th IEEE, Chicago, IL, pages 291 - 301, 2011 – MSC thesis

2012

- [7] “OpenMP-based Synergistic Parallelization and HW Acceleration for On-Chip Shared-Memory Clusters”, Paolo Burgio, Andrea Marongiu, Dominique Heller, Cyrille Chavet, Philippe Coussy and Luca Benini, in: *15th Euromicro Conference on Digital Systems Design (DSD)*, Cesme, Izmir, Turkey, pages 751 - 758, 2012.
- [8] “Fast and lightweight support for nested parallelism on cluster-based embedded many-cores”, Andrea Marongiu, Paolo Burgio and Luca Benini, in: *Design, Automation Test in Europe Conference Exhibition (DATE)*, 2012, pages 105-110, 2012

2013

- [9] “Enabling Fine-Grained OpenMP Tasking on Tightly-Coupled Shared Memory Clusters”, Paolo Burgio, Giuseppe Tagliavini, Andrea Marongiu and Luca Benini, in: *Design, Automation Test in Europe Conference Exhibition (DATE)*, 2013.
- [10] “Variation-tolerant OpenMP Tasking on Tightly-coupled Processor Clusters”, Abbas Rahimi, Paolo Burgio, Andrea Marongiu and Luca Benini, in: *Design, Automation Test in Europe Conference Exhibition (DATE)*, 2013.
- [11] “Architecture and Programming Model Support for Efficient Heterogeneous Computing on Tightly-Coupled Shared-Memory Clusters”, Paolo Burgio, Andrea Marongiu, Robin Danilo, Philippe Coussy, Luca Benini, in: *Design and Architectures for Signal and Image Processing (DASIP)*, 2013.

2014

- [12] "A tightly-coupled hardware controller to improve scalability and programmability of shared-memory heterogeneous clusters", Paolo Burgio, Robin Danilo, Andrea Marongiu, Philippe Coussy, Luca Benini, in: *Design, Automation Test in Europe Conference Exhibition (DATE)*, 2014.
- [13] "Tightly-coupled hardware support to dynamic parallelism acceleration in embedded shared memory clusters", Paolo Burgio, Giuseppe Tagliavini, Francesco Conti, Andrea Marongiu, Luca Benini, in: *Design, Automation Test in Europe Conference Exhibition (DATE)*, 2014.
- [14] "A HLS-based toolflow to design next-generation heterogeneous many-core platforms with shared memory", Paolo Burgio, Andrea Marongiu, Philippe Coussy, Luca Benini, in: *International Conference on Embedded and Ubiquitous Computing (EUC)*, 2014.

2015

- [15] "A memory-centric approach to enable timing-predictability within embedded many-core accelerators", Paolo Burgio, Andrea Marongiu, Paolo Valente and Marko Bertogna, in *Real-Time and Embedded Systems and Technologies (RTEST)*, 2015 CSI Symposium on , vol., no., pp.1-8, 7-8 Oct. 2015. – Best paper award
- [16] "Efficient implementation of Genetic Algorithms on GP-GPU with scheduled persistent CUDA threads", Nicola Capodieci and Paolo Burgio, in *Parallel Architectures, Algorithms and Programming (PAAP)*, 2015 Seventh International Symposium on , vol., no., pp.6-12, 12-14 Dec. 2015
- [17] "P-SOCRATES: A parallel software framework for time-critical many-core systems", Luís Miguel Pinho, Vincent Nélis, Patrick Meumeu Yonsi, Eduardo Quiñones, Marko Bertogna, Paolo Burgio, Andrea Marongiu, Claudio Scordino, Paolo Gai, Michele Ramponi and Michal Mardiak (2015), in: *Microprocessors and Microsystems*, "":""(-)
- [18] "Simulating next-generation Cyber-physical computing platforms", Paolo Burgio, Carlos Alvarez, Eduard Ayguadé, Antonio Filgueras, Daniel Jiménez-González, Xavier Martorell, Nacho Navarro and Roberto Giorgi, in: *De-CPS '15, Proceedings of the 2nd Workshop Challenges and New Approaches for Dependable and Cyber-Physical System Engineering*. Published in: *Ada User Journal*. Dec 2015, Vol. 36 Issue 4, p259-263.

2016

- [19] "A Software Stack for Next-Generation Automotive Systems on Many-Core Heterogeneous Platforms", Paolo Burgio, Marko Bertogna; Ignacio Sañudo Olmedo; Paolo Gai; Andrea Marongiu; Michal Sojka, in *2016 Euromicro Conference on Digital System Design (DSD)*, pp.55-59, 2016.
- [20] "Enabling predictable parallelism in single-GPU systems with persistent CUDA threads", Paolo Burgio, 28th Euromicro Conference on Real-Time Systems (ECRTS16), Toulouse (FR), July 2016.
- [21] "Embedded platforms for next-generation autonomous driving systems", Keynote @ International Design & Test Symposium (IDT) 2016

2017

- [22] "A software stack for next-generation automotive systems on many-core heterogeneous platforms", Paolo Burgio, Marko Bertogna, Nicola Capodieci, Roberto Cavicchioli, Mickal Sojka, Houdek, Andrea Marongiu, Paolo Gai, Claudio Scordino, Bruno Morelli, in *Journal of Microprocessors and Microsystems (MICPRO)*, Elsevier, 2017
- [23] "Adaptive Coordination in Autonomous Driving: Motivations and Perspectives", Marko Bertogna; Paolo Burgio, Giacomo Cabri and Nicola Capodieci in *The International Conference on Enabling Technologies: Infrastructure for Collaborative Enterprises (WETICE) 2017*
- [24] "HGT: an open-source framework for simulating parallel real-time tasks", Ignacio Sañudo Olmedo, Paolo Burgio and Marko Bertogna, in *International Workshop on Analysis Tools and Methodologies for Embedded and Real-time Systems (WATERS) 2017*

- [25] "An emulation framework for closed source components in multi-core automotive platforms" Ignacio Sañudo Olmedo, Paolo Burgio and Marko Bertogna, in *Forum on specification & Design Languages (FDL) 2017 - Special Session on Design and test of Automotive Embedded System*

2018

- [26] "Convolutional Neural Networks on embedded automotive platforms: a qualitative comparison", Paolo Burgio, Gianluca Brilli, Antonio Marra, Marko Bertogna, in *Workshop on "New Platforms for Future Cars" @Design, Automation and Testing in Europa (DATE), 2018*
- [27] Chapter 4 in "High-performance and time-predictable embedded computing", Editors: Luis Miguel Pinho, Eduardo Quinones, Marko Bertogna, Andrea Marongiu, Vincent Nelis, Paolo Gai and Juan Sancho (Editors), River Publishers, 2018
- [28] "Artificial Neural Networks: The Missing Link Between Curiosity and Accuracy", Giorgia Franchini, Paolo Burgio and Luca Zanni, in ISDA 2018.

2019

- [29] "System Performance Modelling of Heterogeneous HW Platforms: An Automated Driving Case Study", Falk Wurst, Dakshina Dasari, Arne Hamann, Dirk Ziegenbein, Ignacio Sañudo, Nicola Capodiecì, Marko Bertogna, Paolo Burgio, in *22nd Euromicro Conference on Digital Systems Design (DSD), 2019*.
- [30] "PRYSTINE - Technical Progress After Year 1", Norbert Druml, Omar Veledar, Georg Macher, Georg Stettinger, Selim Solmaz, Jakob Reckenzaun, Sergio E. Diaz, Mauricio Marcano, Jorge Villagra, Rutger Beekelaar, Johannes Jany-Luig, Marta Maria Corredoira, Paolo Burgio, Christian Ballato, Björn Debaillie, Lars van Meurs, Andrei Sergeevich Terechko, Fabio Tango, Anna Ryabokon, Andrei Anghel, Oguz Icoğlu, Sumeet S. Kumar, George Dimitrakopoulos, in *22nd Euromicro Conference on Digital Systems Design (DSD), 2019*.
- [31] "An open source research framework for IoT-capable smart traffic lights", Gianluca Brilli, Paolo Burgio, in Goodtechs 2019.
- [32] "F1/10: An Open-Source Autonomous Cyber-Physical Platform", Matthew O'Kelly, Varundev Sukhil, Houssam Abbas, Jack Harkins, Chris Kao, Yash Vardhan Pant, Rahul Mangharam, Dipshil Agarwal, Madhur Behl, Paolo Burgio, Marko Bertogna, CoRR abs/1901.08567, 2019.

2020

- [33] "Graphic Interfaces in ADAS: from requirements to implementation", Alessio Masola, Cristian Gabbi, Andrea Castellano, Nicola Capodiecì, Paolo Burgio, in Goodtechs 2020.
- [34] "Human-Automation Interaction Through Shared and Traded Control Applications", Mauricio Marcano, Sergio E. Diaz, Joshué Pérez, Andrea Castellano, Elisa Landini, Fabio Tango, Paolo Burgio, in IHSI 2020.
- [35] "An Automatic Scenario Generator for Validation of Automated Valet Parking Systems.", Andrea Tagliavini, Donato Ferraro, Tomasz Kloda, Paolo Burgio, in VEHITS 2020
- [36] "Real-Time clustering and LiDAR-camera fusion on embedded platforms for self-driving cars" Micaela Verucchi, Luca Bartoli, Fabio Bagni, Francesco Gatti, Paolo Burgio, Marko Bertogna, in IRC 2020.
- [37] Chapter 11 in book: "Heterogeneous Computing Architectures – Challenges and vision", Editors: Olivier Terzo, Karim Djemame, Alberto Scionti, Clara Pezuela, CRC Press, Taylor & Francis Group, 2020

2021

- [38] "Shared and traded control for Human-Automation Interaction: a haptic steering controller and a visual interface", Mauricio Marcano, Sergio E. Diaz, Joshué Pérez, Andrea Castellano, Elisa Landini, Fabio Tango, Paolo Burgio, in **Int. Journal of Human-Intelligent Systems Integration (HISI)** – Invited extension of [33].

- [39] "SPHERE: A Multi-SoC Architecture for Next-Generation Cyber-Physical Systems Based on Heterogeneous Platforms.", Alessandro Biondi, Daniel Casini, Giorgiomaria Cicero, Niccolò Borgioli, Giorgio Buttazzo, Gaetano Patti, Luca Leonardi, Lucia Lo Bello, Marco Solieri, Paolo Burgio, Ignacio Sanudo Olmedo, Angelo Ruocco, Luca Palazzi, Marko Bertogna, Alessandro Cilardo, Nicola Mazzocca, Antonino Mazzeo: **Intl. Journal IEEE Access**
- [40] "A Full-Featured, Enhanced Cost Function to Mitigate Motion Sickness in Semi- and Fully-autonomous Vehicles", Isa Moazen, Paolo Burgio, in VEHITS 2021.
- [41] "Performance modeling of Heterogeneous HW Platforms", Falk Rehma, Dakshina Dasaria, Arne Hamanna, Michael Presslera, Dirk Ziegenbein, Jorg Seittera, Ignacio Sanudob, Nicola Capodieci, Paolo Burgio, Marko Bertogna, MICPRO Journal 2021

2022

- [42] "Real-Time Requirements for ADAS Platforms Featuring Shared Memory Hierarchies", Nicola Capodieci, Paolo Burgio, Roberto Cavicchioli, Ignacio Sanudo Olmedo, Marco Solieri, Marko Bertogna, **Autonomous Systems Design issue of IEEE Journal of Design & Test**
- [43] "An FPGA Overlay for Efficient Real-Time Localization in 1/10th Scale Autonomous Vehicles", Andrea Bernardi, Gianluca Brilli, Alessandro Capotondi, Andrea Marongiu, Paolo Burgio, in: Design, Automation and Testing in Europe (DATE) 2022
- [44] "Understanding and Mitigating Memory Interference in FPGA-based HeSoCs", Gianluca Brilli, Alessandro Capotondi, Paolo Burgio, Andrea Marongiu, in: Design, Automation and Testing in Europe (DATE) 2022
- [45] "Sentient Spaces: Intelligent Totem Use Case in the ECSEL FRACTAL Project ", Federica Caruso, Tania Di Mascio, Daniele Frigioni, Luigi Pomante, Giacomo Valente, Stefano Delucchi, Paolo Burgio, Manuel Di Frangia, Luca Paganin, Chiara Garibotto and Damiano Vallocchia, in: Euromicro Conference on Digital Systems Design (DSD) 2022, Maspalomas, Spain, 2022 pp. 741-747. doi: 10.1109/DSD57027.2022.00104
- [46] "Motion Sickness Minimization Alerting System Using The Next Curvature Topology", I. Moazen, P. Burgio and A. Castellano, 2022 IEEE International Conference on Mechatronics and Automation (ICMA), Guilin, Guangxi, China, 2022, pp. 635-640, doi: 10.1109/ICMA54519.2022.9856280.

2023

- [47] "Fine-Grained QoS Control via Tightly-Coupled Bandwidth Monitoring and Regulation for FPGA-based Heterogeneous SoCs", Gianluca Brilli, Giacomo Valente, Alessandro Capotondi, Paolo Burgio, Tania De Mascio, Paolo Valente, Andrea Marongiu, in: Design Automation Conference (DAC), 2023 2023: 1-6, doi: 10.1109/DAC56929.2023.10247840
- [48] "Time-sensitive autonomous architectures", Donato Ferraro, Luca Palazzi, Federico Gavioli, Michele Guzzinati, Andrea Bernardi, Paolo Burgio and Marco Solieri, in Real-Time Syst (2023), doi: doi.org/10.1007/s11241-023-09404-2
- [49] "The Advantage of Using Traffic Rules for Motion Prediction in Intersections (TRMPI)", I. Moazen and P. Burgio, 2023 IEEE International Conference on Mechatronics and Automation (ICMA), Harbin, Heilongjiang, China, 2023, pp. 537-542, doi: 10.1109/ICMA57826.2023.10215975.
- [50] "Optimized Local Path Planner Implementation for GPU-Accelerated Embedded Systems", Muzzini, N. Capodieci, F. Ramanzin and P. Burgio, in IEEE Embedded Systems Letters, doi: 10.1109/LES.2023.3298733.
- [51] "The Advantage of Using Traffic Rules for Motion Prediction in Intersections (TRMPI)", Isa Moazen and Paolo Burgio, 20th IEEE International Conference on Mechatronics and Automation, ICMA 2023
- [52] "Enabling predictable parallelism in single-GPU systems with persistent CUDA threads", Paolo Burgio, CoRR abs/2310.01212 (2023)

- [53] *“Interference analysis of shared last-level cache on embedded GP-GPUs with multiple CUDA streams”*, Gianluca Brilli, Paolo Burgio, CoRR abs/2310.04848 (2023)
- [54] *“Performance/power assessment of CNN packages on embedded automotive platforms”*, Gianluca Brilli, Paolo Burgio, CoRR abs/2310.08401 (2023)

2024

- [55] *“The Advantage of Using Traffic Rules for Motion Prediction in Intersections (TRMPI)”*, Isa Moazen and Paolo Burgio, 20th IEEE International Conference on Mechatronics and Automation, ICMA 2023
- [56] *“The Degree of Entanglement: Cyber-Physical Awareness in Digital Twin Applications”*, Marco Picone, Stefano Mariani, Roberto Cavicchioli, Paolo Burgio, Arslane Hamza Cherif, CCNC 2024: 736-744
- [57] *“Adaptive Localization for Autonomous Racing Vehicles with Resource-Constrained Embedded Platforms”*, Federico Gavioli, Gianluca Brilli, Paolo Burgio, Davide Bertozzi, DATE 2024: 1-6