

# Curriculum Vitae Europass



## Informazioni personali

Cognome nome

**Gianluca Brilli**

Nazionalità

Italiana

Date

2022 - in corso

Ruolo

Assegno di ricerca

Presso

Università di Modena e Reggio Emilia - Dipartimento di Fisica, Informatica e Matematica (FIM)

## Attività Didattica

Date

2023-

Ruolo

Docente per il corso di "Informatica Industriale", su programmazione microcontrollori, design FPGA e programmazione concorrente

Presso

Dipartimento di Ingegneria Enzo Ferrari (sede Mantova)

Date

2019-2022

Ruolo

Docente di laboratorio per il corso di "Architettura dei Calcolatori", su programmazione Assembly RISC-V e progettazione di Reti Logiche Sequenziali e Combinatorie

Presso

Dipartimento di Ingegneria Enzo Ferrari (sede Mantova)

Date

2019-2022

Ruolo

Docente di laboratorio per il corso di "Architettura dei Calcolatori", su programmazione Assembly RISC-V e progettazione di Reti Logiche Sequenziali e Combinatorie

Presso

Dipartimento di Fisica, Informatica e Matematica (FIM)

Date

2019-2022

Ruolo

Docente di laboratorio per il corso di "High Performance Computing", su design FPGA tramite metodologie HLS

Presso

Dipartimento di Fisica, Informatica e Matematica (FIM)

## Esperienze Lavorative

Date

2017-2018

Ruolo

Tirocinio universitario in ambito real-time embedded, nel quale ho lavorato all'implementazione e al testing di reti neurali convoluzionali per object detection e classification su piattaforme GPU e FPGA.

Presso

Dipartimento FIM Unimore - HiPeRT-Lab

Date

2014-2015

Ruolo

Tirocinio universitario nell'ambito dell'ottimizzazione numerica e del calcolo parallelo, nel quale ho lavorato all'implementazione di metodi di ottimizzazione per ricostruzione di immagini, su architetture a memoria distribuita.

Presso

Dipartimento FIM Unimore

Date

2011-2012

Ruolo

front-end developer per siti web per pubbliche amministrazioni.

Presso

Progetti di Impresa srl

Date 2010  
 Ruolo Stage nel quale ho svolto attività di test e realizzazione di sistemi embedded per il conteggio automatico di persone.  
 Presso Microlog srl

### Istruzione e formazione

Date 2019 - 2022  
 Titolo in corso Dottorato di ricerca in Matematica  
 Presso Università di Modena e Reggio Emilia  
 Titolo Tesi Finale Memory Interference and Mitigations in Reconfigurable HeSoCs for Embedded AI  
 Supervisor Prof. Marko Bertogna

Date 2016-2018  
 Titolo Ottenuto Laurea Magistrale in Ingegneria Informatica. Voto finale: 107/110  
 Presso Università di Modena e Reggio Emilia  
 Titolo Tesi Finale Implementation and Validation of Convolutional Neural Networks on Embedded Automotive Platforms.  
 Supervisor Prof. Marko Bertogna

Date 2012-2015  
 Titolo Ottenuto Laurea Triennale in Informatica. Voto finale: 104/110  
 Presso Università di Modena e Reggio Emilia  
 Titolo Tesi Finale Metodi del Gradiente a Memoria Limitata per l'Ottimizzazione su Architetture Parallele.  
 Supervisor Prof. Luca Zanni

Date 2005-2010  
 Titolo Ottenuto Perito Capotecnico in Elettronica e Telecomunicazioni  
 Presso ITIS A.Volta Sassuolo

### Capacità e competenze personali

Madrelingua/e Italiano

Altra/e lingua/e  
 Autovalutazione  
 Livello europeo<sup>(\*)</sup>

#### Inglese

Comprensione				Parlato				Scritto	
Ascolto		Lettura		Interazione		Produzione orale		B2	Livello intermedio
B2	Livello intermedio	B2	Livello intermedio	B2	Livello intermedio	B2	Livello intermedio	B2	Livello intermedio

<sup>(\*)</sup>Quadro comune europeo di riferimento per le lingue

Capacità e competenze informatiche

Linguaggi: Java, C/C++, Python. Web programming: J2EE, Spring, Django, JQuery, AJAX. Programmazione Parallela: OpenCL, CUDA. Embedded: Xilinx FPGA, Microcontrollori. Ambienti di sviluppo embedded: Xilinx Vivado, Xilinx Vitis, ARM Keil.

Capacità e competenze elettroniche

Patente B

### Ulteriori informazioni

Pubblicazioni **G. Brilli**, P. Burgio and M. Bertogna, *Convolutional Neural Networks on Embedded Automotive Platforms: A Qualitative Comparison*, 2018 International Conference on High Performance Computing & Simulation (HPCS), 2018.

**G. Brilli** and P. Burgio. 2019. *An open source research framework for IoT-capable smart traffic lights*. In Proceedings of the 5th EAI International Conference on Smart Objects and Technologies for Social Good (GoodTechs '19). Association for Computing Machinery, New York, NY, USA.

**G. Brilli** and P. Burgio. 2019. *Interference analysis of shared last-level cache on embedded GP-GPUs with multiple CUDA streams*. Workshop on Analysis Tools and Methodologies for Embedded Real-Time Systems (WATERS).

M. Verucchi, **G. Brilli**, D. Sapienza, M. Verasani, M. Arena, F. Gatti, A. Capotondi, R. Cavicchioli, M. Bertogna and M. Solieri, *A Systematic Assessment of Embedded Neural Networks for Object Detection*, 2020 25th IEEE International Conference on Emerging Technologies and Factory Automation (ETFA), 2020.

**G. Brilli**, A. Capotondi, P. Burgio and A. Marongiu, *Understanding and Mitigating Memory Interference in FPGA-based HeSoCs*, 2022 Design, Automation & Test in Europe Conference & Exhibition (DATE), 2022.

A. Bernardi, P. Burgio, **G. Brilli**, A. Capotondi and A. Marongiu, *An FPGA Overlay for Efficient Real-Time Localization in 1/10th Scale Autonomous Vehicle*, 2022 Design, Automation & Test in Europe Conference & Exhibition (DATE), 2022.

**G. Brilli**, Roberto Cavicchioli, Marco Solieri, Paolo Valente, Andrea Marongiu, A. Capotondi and A. Marongiu, *Evaluating Controlled Memory Request Injection for Efficient Bandwidth Utilization and Predictable Execution in Heterogeneous SoCs*, ACM Transactions on Embedded Computing Systems (TECS)

**G. Brilli**, G. Valente, A. Capotondi, P. Burgio, T. Di Mascio, P. Valente and A. Marongiu, *Fine-Grained QoS Control via Tightly-Coupled Bandwidth Monitoring and Regulation for FPGA-based Heterogeneous SoCs*, (will appear at the 60th Design Automation Conference - DAC)

**Trattamento dei dati personali**

*Autorizzo il trattamento dei dati personali ai sensi dell'attuale Decreto Legislativo (art. 4 D.Lgs. 196/03)*